МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
КАРПАТСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
ІМЕНІ ВАСИЛЯ СТЕФАНИКА

Факультет фізико-технічний

Кафедра комп'ютерної інженерії та електроніки

СИЛАБУС НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

ТЕХНОЛОГІЇ ПРОГРАМУВАННЯ НА FPGA

Рівень вищої освіти: **перший (бакалаврський)**
Освітня програма: **«Комп'ютерне проєктування інтегральних схем»**
Спеціальність: **G5 Електроніка, електронні комунікації, приладобудування та радіотехніка**
Галузь знань: **G Інженерія, виробництво та будівництво**

Затверджено на засіданні кафедри
комп'ютерної інженерії та
електроніки
протокол № 13
від 26 серпня 2025р.

м. Івано-Франківськ – 2025

1. Загальна інформація	
Назва дисципліни	**Технології програмування на FPGA**
Викладач (-і)	Свид Ірина Вікторівна
Контактний телефон викладача	(0342) 59-60-07
E-mail викладача	iryna.svyd@cnu.edu.ua
Формат дисципліни	Очний
Обсяг дисципліни	3 кредити ЄКТС, 90 год.
Посилання на сайт дистанційного навчання	https://d-learn.pnu.edu.ua/
Консультації	Відповідно до графіку консультацій, який розміщений на інформаційному сайті кафедри комп'ютерної інженерії та електроніки

2. Анотація до навчальної дисципліни

Дисципліна «Технології програмування на FPGA» належить до переліку вибіркових навчальних дисциплін за освітнім рівнем «бакалавр», що пропонуються в рамках циклу професійної та практичної підготовки студентів за освітньо-професійною програмою «Комп'ютерне проектування інтегральних схем».

Предметом навчальної дисципліни є вивчення архітектури та програмування сучасних програмованих логічних інтегральних схем (ПЛІС) сімейства Artix-7 виробництва фірми AMD, мови проектування цифрових пристроїв VHDL та методів і засобів відлагодження за допомогою комплексу програмних засобів САПР Vivado; використання ПЛІС для розробки пристроїв цифрової обробки сигналів.

3. Мета та цілі навчальної дисципліни

Метою вивчення навчальної дисципліни є підготовка майбутнього технічного фахівця в галузі електроніки, електронних комунікацій, приладобудування та радіотехніка відповідно до галузевого стандарту вищої освіти.

Основними цілями вивчення дисципліни є: особливості проектування пристроїв на ПЛІС; підходи до реалізації пристроїв на ПЛІС; особливості сімейства Artix-7; САПР Vivado; проектування цифрових пристроїв в САПР Vivado; VHDL; опис пристроїв мовою VHDL.

У результаті вивчення навчальної дисципліни здобувач освіти повинен

знати: основи мов програмування цифрових систем на HDL; основи синтезу та аналізу логічних схем; основні етапи опису цифрової системи мовою VHDL; схемотехніку ПЛІС Artix-7; сучасні професійні САПР схемотехнічного проектування цифрових систем на базі ПЛІС; вміти: вирішувати на апаратно-програмному рівні задачі побудови спеціалізованих технічних засобів; створювати моделі цифрових систем на різних рівнях опису: абстрактному, схематичному та програмному; використовувати методи декомпозиції системи, які реалізуються апаратно і програмно; реалізовувати опис логіки (програму) середньої складності на мові VHDL; розробляти вбудовані мікропроцесорні системи на основі ПЛІС.
4. Програмні компетентності та результати навчання
ІК. Здатність розв'язувати складні спеціалізовані задачі та практичні проблеми, що характеризуються комплексністю та невизначеністю умов, під час професійної діяльності у галузі електроніки, або у процесі навчання, що передбачає застосування теорій та методів електроніки. ЗК1. Здатність застосовувати знання у практичних ситуаціях. ЗК2. Знання та розуміння предметної області та розуміння професійної діяльності. ЗК7. Здатність до пошуку, оброблення та аналізу інформації з різних джерел. СК1. Здатність використовувати знання і розуміння наукових фактів, концепцій, теорій, принципів і методів для проектування та застосування приладів, пристроїв та систем електроніки. СК2. Здатність виконувати аналіз предметної області та нормативної документації, необхідної для проектування та застосування приладів, пристроїв та систем електроніки. СК3. Здатність інтегрувати знання фундаментальних розділів фізики та хімії для розуміння процесів твердотільної, функціональної та енергетичної електроніки, електротехніки. СК8. Здатність вирішувати інженерні задачі в галузі електроніки з урахуванням всіх аспектів розробки, проектування, виробництва, експлуатації та модернізації електронних приладів, пристроїв та систем. СК10. Здатність застосовувати на практиці галузеві стандарти та стандарти якості функціонування пристроїв та систем електроніки. Р1. Описувати принцип дії за допомогою наукових концепцій, теорій та методів та перевіряти результати при проектуванні та застосуванні приладів, пристроїв та систем електроніки. Р3. Знаходити рішення практичних задач електроніки шляхом застосування відповідних моделей та теорій електродинаміки, аналітичної механіки, електромагнетизму, статистичної фізики, фізики твердого тіла.

Р5. Використовувати інформаційні та комунікаційні технології, прикладні та спеціалізовані програмні продукти для вирішення задач проектування та налагодження електронних систем, демонструвати навички програмування, аналізу та відображення результатів вимірювання та контролю.

5. Організація навчання

Обсяг навчальної дисципліни

Вид заняття	Загальна кількість годин
лекції	14
практичні заняття	16
самостійна робота	60

Ознаки навчальної дисципліни

Семестр	Спеціальність	Курс (рік навчання)	Нормативний /вибірковий
8	G5	4	вибірковий

Тематика навчальної дисципліни

Тема	кількість год.		
	лекції	практичні заняття	сам. роб.
Тема 1. Цілі й зміст курсу. Основні терміни та визначення. Перспективи використання ПЛІС в індустрії. ПЛІС. Класифікація. Перелік виробників. Підходи до реалізації пристроїв на ПЛІС.	2		4
Тема 2. Основи мови VHDL. Теоретичні основи синтезу логічних схем. Основні конструкції мови VHDL. Паралельні оператори.	6	4	14
Тема 3. Artix-7 FPGA. Сімейство Artix-7. Стуктура і можливості навчальної плати. САПР Vivado Design Suite. Основи проектування в САПР Vivado Design Suite. Етапи моделювання та проектування. Моделювання проекту. Вбудована навчальна бібліотека. IP Catalog.	2	6	20
Тема 4. Опис цифрової системи мовою VHDL. Функції. Сигнали. Затримки. Процеси. Приклади реалізації.	2	2	10

Тема 5. Опис пристроїв мовою VHDL. Приклади проектів. Комбінаційні логічні схеми. Двовходові вентилі. Багатовходові вентилі. Компаратори та мультиплексори. Тригери та регістри.	2	4	12
ЗАГ.:	14	16	60

6. Система оцінювання навчальної дисципліни

Загальна система оцінювання навчальної дисципліни	Поточний контроль проводиться на всіх видах аудиторних занять. Поточний контроль може проводитись у формі усного опитування або письмового експрес-контролю на практичних заняттях та лекціях, у формі виступів здобувачів вищої освіти при обговоренні питань на семінарських заняттях, у формі комп'ютерного тестування тощо. Результати поточного контролю є основною інформацією при проведенні заліку і враховуються при визначенні підсумкової оцінки з відповідної навчальної дисципліни. Модульний контроль (сума балів за окремий змістовий модуль) проводиться (виставляється) на підставі оцінювання результатів знань студентів після вивчення матеріалу з логічно завершеної частини дисципліни – змістового модуля. Передбачено два змістовних модулі, кожен з яких завершується підсумковим тестуванням. Завданням модульного контролю є перевірка розуміння та засвоєння певного матеріалу (теми), вміння вирішувати конкретні ситуативні задачі, самостійно опрацьовувати тексти, здатності осмислювати зміст даної частини дисципліни, уміння публічно чи письмово подати певний матеріал. Залік – форма підсумкового контролю, що полягає в оцінюванні засвоєння здобувачем освіти навчального матеріалу з певної навчальної дисципліни, і складається зі зданих залікових змістових модулів, виконаних тестових завдань, ситуаційних робіт, опрацювання завдань робочих зошитів, тематичних рефератів, лабораторних робіт тощо, передбачених силабусом. Семестровий контроль у формі заліку передбачає, що підсумкова оцінка (у стобальній шкалі) з навчальної дисципліни визначається як сума оцінок за поточний контроль знань. Порядок та система оцінювання

	передбачається у силабусах дисципліни. Максимальна оцінка – 100 балів. Оцінювання здійснюється за національною та ECTS шкалами оцінювання на основі 100-бальної системи. (Див.: пункт „8.3. Види контролю” Положення про організацію освітнього процесу та розробку основних документів з організації освітнього процесу в Прикарпатському національному університеті ім. Василя Стефаника (https://nmv.pnu.edu.ua/нормативні-документи/polozhenja/).
Вимоги до письмових робіт	Підсумкова може виконуватися у формі письмової роботи, яка містить теоретичні та/або практичні завдання і передбачає усний захист. Підсумкова робота може виконуватися у формі тестових завдань з вибором правильної відповіді.
Практичні заняття	На практичних заняттях оцінюється: володіння основними поняттями і законами відповідної теми; участь у виконанні завдань, вміння самостійно розв’язувати завдання відповідної теми. Дисципліна включає 6 практичних робіт, які передбачають самопідготовку, виконання роботи на занятті, написання звіту та усний захист. При оцінювання дисципліни враховуються бали набрані при поточному контролі. Оцінка за кожну роботу виставляється як середнє арифметичне трьох оцінок: оцінки за підготовку, виконання практичної роботи та захист (усна відповідь).
Умови допуску до підсумкового контролю	Виконання усіх запланованих програмою дисципліни форм навчальної роботи, які підлягають контрольному оцінюванню. Мінімальна кількість балів для позитивного зарахування курсу – 50 балів.
Підсумковий контроль	Форма контролю: залік. Загальні 100 балів включають: поточний контроль: захист практичних робіт: максимально 90 балів; підсумковий контроль у вигляді тестів: максимально 10 балів; додаткові бали за виконання студентських наукових робіт (наукові доповіді, тези, статті тощо): максимально 30 балів.
7. Політика навчальної дисципліни	

Жодні форми порушення академічної доброчесності не толеруються. Академічна доброчесність регулюється нормативною базою університету https://pnu.edu.ua/polozhennia-pro-zapobihannia-plahiatu/ та законодавством країни.

8. Рекомендована література

Базова

1. Проектування цифрових систем з використанням мови VHDL / Семенець В.В., Хаханова І.В., Хаханов В.І. Харків: ХНУРЕ, 2003. 492 с.
2. Ian Grout. Digital System Design with FPGAs and CPLDs - Newnes Elsevier, 2008, 763 pp.
3. Bryan Mirrey, Fabricio Taperro. Free Range VHDL. URL: http://freerangefactiry.org/
4. FPGA Frontiers : New Applications in Reconfigurable Computing Nicole Hemsoth, Timothy Prickett Morgan Co-Authors, Editors Published by Next Platform Press..

Допоміжна

5. Мірошник М. А., Клименко Л. А., Корольова Я. Ю. Технології та автоматизація проєктування цифрових пристроїв складних комп'ютерних систем на ПЛІС: Навч. посібник. Харків: УкрДУЗТ, 2021. 220 с.
6. О. Г. Аврунін, Т. В. Носова, В. В. Семенець. Основи мови VDHL для проектування цифрових пристроїв на ПЛІС: навч. пос. Харків : ХНУРЕ, 2018. 196 с.
7. AMD Adaptive SoCs and FPGAs. URL: https://www.amd.com/en/products/adaptive-socs-and-fpgas.html
8. IEEE Standard VHDL Language. Reference Manual. IEEE Std 1076™-2008 (Revision of IEEE Std 1076-2002). IEEE. 3 Park Avenue, New York, NY 10016-5997, USA. 26 January 2009.

Викладач:
Свид І.В.